

# 突起電極を利用したパターンめっき膜厚の均一化 —パターン周辺設置電極

大久保 利一\*, 小寺 民恵\*\*, 近藤 和夫\*\*

Uniformity of Patterned Copper Electrodeposit Thickness by Using Auxiliary Electrode  
—Placement of Electrodes at the Edges of the Pattern

Toshikazu OKUBO\*, Tamie KODERA\*\* and Kazuo KONDO\*\*

\*凸版印刷株式会社総合研究所次世代基盤研究所 (〒345-8508 埼玉県北葛飾郡杉戸町高野台南4-2-3)

\*\*岡山大学工学部物質応用化学科 (〒700-0082 岡山県岡山市津島中3-1-1)

\*Semiconductor Packaging Laboratory, Toppan Printing Co., Ltd. (4-2-3 Takanodai-minami, Sugito-cho, Kita-Katsushika-gun, Saitama 345-8508)

\*\*Department of Applied Chemistry, Faculty of Engineering, University of Okayama (3-1-1 Tsushima-Naka, Okayama-shi, Okayama 700-0082)

**概要** セミアディティブ法のパターン電気めっき膜厚の均一化について数値解析により検討した。BGA用パターンめっき基板を各領域に分け、Active area densityを定義した。BGAパターン内の電流密度分布をラプラス式とバター・ホルマー式で数値解析した。この方法で、パターン密度および、めっき液の電気伝導度による、パターンめっき電流分布への影響を電流分布シミュレーションで把握することができた。さらに、BGA用パターンめっき基板のパターン周辺部に補助突起電極を設置することにより、配線密度の粗なBGAパターン端部に集中していた電流を補助突起電極が吸収し、端部の電流密度は減少することを見出した。電流密度分布は、補助突起電極の位置（基板端部からの高さ、間隔）により変化し、最適化することにより、電流密度分布の誤差が最小誤差の3.37%となり、均一化の可能性が示唆された。

## Abstract

Uniformity of copper thickness is a critical factor when etching fine conductors in most advanced build up PCBs. A method to achieve good uniformity in pattern plating is discussed. The BGA pattern was divided into small areas and active area densities were defined for each area. The current distribution on the BGA pattern was numerically simulated by solving Laplace and Butler-Volmer equations. This simulation method seems to be useful to estimate the current density distribution depending on factors such as pattern density and the conductivity of the plating solution. We found that, by placing auxiliary convexities at the edges of each BGA pattern, the auxiliary convexities absorb current which tends to concentrate at the sparsely dispersed pattern. This pattern is generally situated near the edge of the BGA piece, so with the auxiliary convexities, the concentrated current of the sparsely dispersed pattern near the edge of the BGA decreases. The current distribution is changed by the position (distance, height) of the auxiliary convexities. A minimum error of 3.37% was achieved when the position of the auxiliary convexities was optimized.

**Key Words:** Build up, Printed Circuit Board, Pattern Plating, Uniformity, Convexity, Semi-Additive