溶融はんだを使用したはんだバンプ形成技術の研究開発と実用化

青木 豊広*, 鳥山 和重*, 折井 靖光*, 森 裕幸*, 高口 彰**, 名内 孝***, 中村 秀樹***, 高橋 誠一郎****, 武川 純****, 長谷川 公一****

Development and Commercialization of Solder Bump Fabrication Technology with Molten Solder Injection Method

Toyohiro AOKI*, Kazushige TORIYAMA*, Yasumitsu ORII*, Hiroyuki MORI*, Akira TAKAGUCHI**, Takashi NAUCHI***, Hideki NAKAMURA***, Seiichirou TAKAHASHI****, Jun MUKAWA****, and Koichi HASEGAWA****

- *日本アイ・ビー・エム株式会社東京基礎研究所(〒212-0032 神奈川県川崎市幸区新川崎7番7号 かわさき新産業創造センター 新館研究棟)
- ** 千住システムテクノロジー株式会社(〒 939-2708 富山県富山市婦中町島本郷 1-4)
- *** 千住金属工業株式会社 (〒 120-8555 東京都足立区千住橋戸町 23 番地)
- **** JSR 株式会社精密電子研究所(〒510-8552 三重県四日市市川尻町100)
- *IBM Research Tokyo, IBM Japan, Ltd. (NANOBIC, 7-7, Shin-Kawasaki, Saiwai-ku, Kawasaki, Kanagawa 212-0032)
- ** Senju System Technology Co., Ltd. (1-4, Shimahongo, Fuchu-machi, Toyama-shi, Toyama 939-2708)
- *** Senju Metal Industry Co., Ltd. (Senju Hashido-cho 23, Adachi-ku, Tokyo 120-8555)
- **** Fine Electronic Materials Research Laboratories, JSR Corporation (100, Kawajiri-cho, Yokkaichi, Mie 510-8552)

概要 フリップチップ実装は、最も高密度化に適した実装技術である。そして、デバイスの高集積化に伴い、はんだバンプの微小化や端子ピッチの狭小化が進み、特に半導体チップが3次元に積層された3次元集積化デバイスやシリコンインターポーザーやガラスインターポーザー上に複数の半導体チップが並列に並ぶ2.5次元集積化デバイスでは、これまでとは比較にならないほどの微小化が要求されている。しかし、この微小化に対応できるバンプ形成技術や実装技術が確立されていないのが現状である。本稿は、バンプの微小化に柔軟に対応できる可能性を秘めた新しいはんだバンプ形成技術の実用化に向けた技術報告である。この工法は、溶融はんだインジェクション法によるバンプ形成技術であるため、はんだバンプの微小化に有利であり、はんだ組成の自由度は高い。しかし、高温下で作業を行う必要があるため、高温下で安定した性能を有する装置や高耐熱レジストマスク材料が必要不可欠となる。ここでは、実用化に向けて行ってきたさまざまな技術課題に対する取り組みや微小バンプ化に向けた評価状況を紹介する。

Abstract

Fine pitch interconnection using a flip-chip method is a key technology to achieve ultra-high density packaging on 2.1D/2.5D/3D integrated devices. As the solder bump size gets smaller for fine pitch applications, controlling the properties of solder joints becomes more important for chip package interaction (CPI) and electro-migration (EM) performance. The electro-plating method is widely used to fabricate fine pitch bumps; however solder compositions are limited to pure Sn or some binary solders such as Sn-Ag, Sn-Cu, etc. Hence, a bumping technology with fine pitch capability and solder alloy flexibility is needed. Injection Molded Solder (IMS) is an advanced solder bumping technology for use on wafer and laminate. IMS is a very simple technology, and solder bumps can be formed by the injection of molten solder into holes of resist material. Therefore, solder alloys can be flexibly selected, and there is a high capability of fine pitch applications. We fabricated a prototype tool to develop IMS bumping technology on wafers. In parallel, we developed the high thermal durability resist material because the resist material must be stable at high temperatures (around 250 degrees C) during the IMS process and be perfectly stripped after the IMS operation without any residue on the surface of wafers. We successfully demonstrated fine pitch solder bumping down to $40 \,\mu m$ pitch and $20 \,\mu m$ in diameter with Sn-3wt%Ag-0.5wt%Cu using the prototype tool and developed resist material. In this paper, we introduce the IMS technology and development activities toward the commercialization of this technology.

Key Words: Injection Molded Solder, Micro Solder Bump, Fine Pitch Interconnect, Bumping Tool, Photoresist