1次元熱回路網によるマイクロプロセッサの伝熱経路に関する考察

西 剛伺*, 畠山 友行**, 中川 慎二**, 石塚 勝***

Investigation of Microprocessor Heat Conduction Paths by Utilizing One-Dimensional Thermal Network

Koji NISHI*, Tomoyuki HATAKEYAMA**, Shinji NAKAGAWA**, and Masaru ISHIZUKA***

- * 日本 AMD 株式会社(〒 100-0005 東京都千代田区丸の内 1-8-3 丸の内トラストタワー本館 10F)
- ** 富山県立大学工学部機械システム工学科(〒 939-0398 富山県射水市黒河 5180)
- *** 富山県立大学 (〒 939-0398 富山県射水市黒河 5180)
- * AMD Japan Ltd. (10F Marunouchi Trust Tower Main Building, 1-8-3 Marunouchi, Chiyoda-ku, Tokyo 100-0005)
- ** Department of Mechanical System Engineering, Toyama Prefectural University (5180 Kurokawa, Imizu-shi, Toyama 939-0398)
- *** Toyama Prefectural University (5180 Kurokawa, Imizu-shi, Toyama 939-0398)

概要 本稿では、平均温度ノードを有する1次元の熱回路網を導入し、3次元熱伝導シミュレーションの結果から、伝熱経路の構成の違いによる電子機器の温度上昇を各部の熱抵抗値の変動として検証、考察する。また、1次元の熱回路網として表現される半導体パッケージの2抵抗モデルは、そのシンプルさから広く使用されているが、その温度予測誤差が以前から指摘されている。本稿では、2抵抗モデルについても合わせて考察する。検証の結果、伝熱経路の部分的な変化により、局所熱抵抗や伝熱経路各部に存在する拡大熱抵抗の値が変化し、それらが予測温度に影響を与えることが明らかとなった。

Abstract

This paper explores and discusses heat transfer paths of microprocessors in electronic equipment such as PCs (Personal Computers) and tablet devices utilizing a one-dimensional thermal network. Three-dimensional steady state heat conduction simulations are also conducted with different cooling solutions, motherboard sizes, and heat flux distributions at the microprocessors' silicon die bottoms. After that, thermal resistance values defined in the one-dimensional thermal network with average temperature nodes are calculated and the variation of each thermal resistance with the given conditions is discussed. This paper also discusses the prediction accuracy of the two-resistor model and tries to explain the reasons for its prediction errors. It is found that thermal local resistance and thermal spreading resistances vary with condition differences and the variations result in differences in the microprocessor's hot spot temperature. Key Words: Microprocessor, Thermal Network Method, Thermal Spreading Resistance, Thermal Local Resistance, Two-Resistor Model