

三次元実装用貫通電極の高速めっき技術

門田 裕行^{*,**}, 菅野 龍一^{**}, 伊藤 雅彦^{*}, 大貫 仁^{*}

Development of the High-Speed Plating Technology of Through-Electrodes for the Three Dimensional Packaging

Hiroyuki KADOTA^{*,**}, Ryuichi KANNO^{**}, Masahiko ITO^{*} and Jin ONUKI^{*}

*茨城大学大学院理工学研究科 (〒316-8511 茨城県日立市中成沢町4-12-1)

**日立協和エンジニアリング株式会社デバイスシステムセンター (〒312-0034 茨城県ひたちなか市堀口832-2)

*Graduate School of Science and Engineering, Ibaraki University (4-12-1 Nakanarusawa, Hitachi-shi, Ibaraki 316-8511)

**Device Systems Center, Hitachi Kyowa Engineering Co., Ltd. (832-2 Horiguchi, Hitachinaka-shi, Ibaraki 312-0034)

概要 電解銅めっきによるViaの貫通電極形成技術は、三次元実装技術のキープロセスである。本研究では、めっき時間の短縮を目的として開発した新概念めっき装置を用いることにより、 $10\mu\text{m}$ 、アスペクト比7.0の貫通電極にCuを完全に埋め込むためのめっき時間を、従来法に比べ最大約60%低減できるめっきプロセスを開発した。得られたCu貫通電極の微細構造および抵抗率は従来法のそれとほぼ同等であることがわかった。

Abstract

We have developed a new plating process, which shortens the plating time by about 60% as compared with that of conventional through-electrode forming processes for three-dimensional mounting technologies. Using the new plating system, we have succeeded in the complete filling of $10\mu\text{m}$ diameter Cu through-electrodes with an aspect ratio of 7.0. The microstructures and electrical characteristics of the Cu films formed by the new high-speed plating process were found to be at the same level as those formed by conventional plating.

Key Words: *Cu Electro-Plating, Through-Electrode, Three Dimensional Packaging, High-Speed Solution Flow*