

CMOS ゲート回路を断線センサとして用いた部品接合不良検出法

小野 安季良*, 一宮 正博**, 四柳 浩之**, 高木 正夫***, 橋爪 正樹**

Open Lead Detection Method by Sensing the Switching Current of CMOS Gate on Sensing Probe

Akira ONO*, Masahiro ICHIMIYA**, Hiroyuki YOTSUYANAGI**, Masao TAKAGI*** and Masaki HASHIZUME**

* 詫間電波工業高等専門学校情報通信工学科 (〒769-1192 香川県三豊市詫間町香田551)

** 徳島大学大学院ソシオテクノサイエンス研究部 (〒770-8506 徳島県徳島市南常三島町2-1)

*** 詫間電波工業高等専門学校電子工学科 (〒769-1192 香川県三豊市詫間町香田551)

*Department of Telecommunications, Takuma National College of Technology (551 Kouda, Takumacho, Mitoyo-shi, Kagawa 769-1192)

**Institute of Technology and Science, The University of Tokushima (2-1 Minamijosanjimacho, Tokushima-shi, Tokushima 770-8506)

***Department of Electronic Engineering, Takuma National College of Technology (551 Kouda, Takumacho, Mitoyo-shi, Kagawa 769-1192)

概要 本論文でははんだ付け時に発生するICのリードとプリント配線板のランド間の断線故障を検出する電氣的検査法を提案している。その検査法はオープンセンサとしてCMOSゲートICを使用し、検査プローブを検査対象リードに接触させ交流電圧信号を印加したときのセンサの電源電流測定により、断線故障を検出するものである。本論文では、SSIおよびLSIのリードの断線故障検出がその検査法で行えることを実験で明らかにしている。また、その実験でその検出を可能にする交流電圧信号の振幅と周波数を調査し、電源電圧の0.6倍の振幅の交流電圧信号の印加により1 μ secの時間でリードの断線検出が行えることも明らかにしている。

Abstract

We propose a new test method for detecting open leads on ICs. The test method is based on using the supply current of a CMOS gate as an open lead detector; the current flows when an AC voltage signal is provided to a targeted lead with a probe as a stimulus. To evaluate the test method, we examined whether it could detect open leads in SSIs and LSIs. The experimental results confirm that open leads can be detected within 1 μ sec by providing an AC voltage signal with an amplitude that is 60% of the power supply voltage of the targeted IC.

Key Words: Open Lead, Electrical Test, Supply Current Test, CMOS IC