



半導体チップ三次元実装技術の 発展と期待

月舘 実*

7年ぶりに電子デバイス産業の担当に戻って来て、感動するほど驚かされるのは、半導体の微細化技術やエレクトロニクス実装技術が着実に技術進歩を遂げられていること、そして、その最新技術がカーナビの加速度センサや任天堂 Wii リモコンなどすでに多数の商品に活用されていると気づかされることでありました。そのさらなる進化の可能性を垣間見るたびに心弾み、またその一方で、20世紀末当時の状況が思い出されました。

日本におけるエレクトロニクス実装技術は、20世紀末までは電子産業の中で縁の下の力持ちとの評価ではあったものの、商品化におけるやっつけ仕事の評価が大宗を占め、その正当な評価が与えられるのは21世紀に入ってからだと感じておられる方は少なくないのではないかと思います。語弊を恐れずに、「土、農、工、商、実装」と卑下した例えで表現される方も過去にはおられるほどでした。

当時のこのような背景の中で、平成9年に通商産業省電子機器課長主催による「システム・インテグレーション（電子実装）技術研究会」が発足し、電子実装技術が、従来の、単に電子機器の性能を引き出すための組立技術から、新たに、電子機器の最終的な機能・性能を実現するためのトータルシステム設計技術として位置づけられました。この研究会の報告書は平成10年（1998年）3月にまとめられておりますが、自動車における各種電子制御技術やITS技術、携帯電話やワークステーションなどの高度情報通信処理技術について2010年を展望し、これらに必要な電子実装（電子SI）技術の取り組むべき課題が抽出されております。

報告書には、産学官が共同して取り組むべき将来技術として、半導体ICチップ三次元積層実装技術、膨大な情報を送受信するために必要な高速伝送と電磁ノイズを解決する切り札としての光・電気混載配線技術、そしてこれらの設計技術、検査技術が重要課題であることとされ、平成11年度から平成15年度までのNEDO事業として、「超高密度電子SI技術」プロジェクトが実施されることとなりました。私自身、このプロジェクトを担当することとなったのは、今から思えばラッキーなことでありました。このプロジェクトの三次元実装技術での目標は、径10 μm 、深さ（厚さ）50 μm 以上のコンタクトホールを20 μm ピッチで実現するものでしたが、今では、これらの技術は実用技術に移転されており、研究開発のステージは、ホール径数 μm に進んでおります。

経済産業省では、こうした状況の中で、微細化技術が進む半導体ICと技術の進歩が着実に進んでいる電子SI技術とを組み合わせ、これまで以上の電子技術を創出することを目指して、平成20年度から「立体構造新機能集積回路（ドリームチップ）技術開発」プロジェクトをNEDO事業としてスタートさせることとしております。このプロジェクトはLSIなどのICを多機能高密度に三次元実装した場合のチップ検査技術をはじめ、スイッチ、キャパシタなどの微小な稼働構造をICと一緒に三次元集積する技術、また、三次元積層による膨大な回路構造の利点を生かし、論理回路の再書き込みが可能なLSI三次元チップを実現する技術を研究開発することとしています。

このような技術開発の成果がさまざまなシステムに利用されることにより、まさに夢のような技術を身近に利用できると期待されるところであり、また、是非とも国内企業で活用され、わが国産業の競争力強化につながることを期待しているところでもあります。